

CMOS Binary Image Sensor Based on Gate/Body-Tied PMOSFET-Type Photodetector

장준영, 신장규*
경북대학교 전자공학부
*jkshin@ee.knu.ac.kr

Proposed image sensor

❖ The proposed CMOS binary image sensor

- 파워소모를 줄이기 위해 다이내믹 비교기를 사용하는 CMOS 바이너리 이미지 센서
- 노이즈를 줄이기 위해 double sampling 회로를 적용

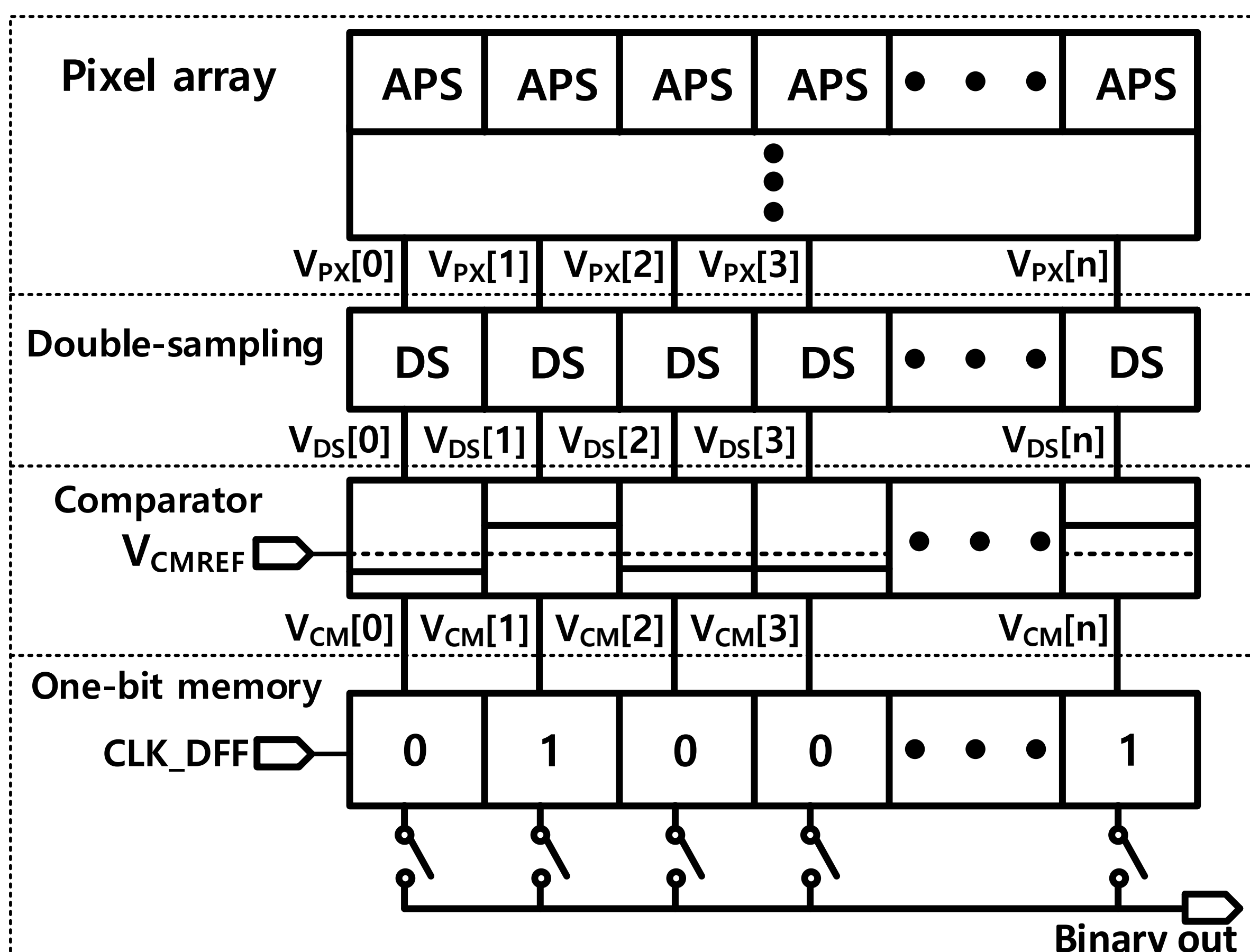


그림.1 제안한 CMOS 바이너리 이미지 센서 블록 다이어그램

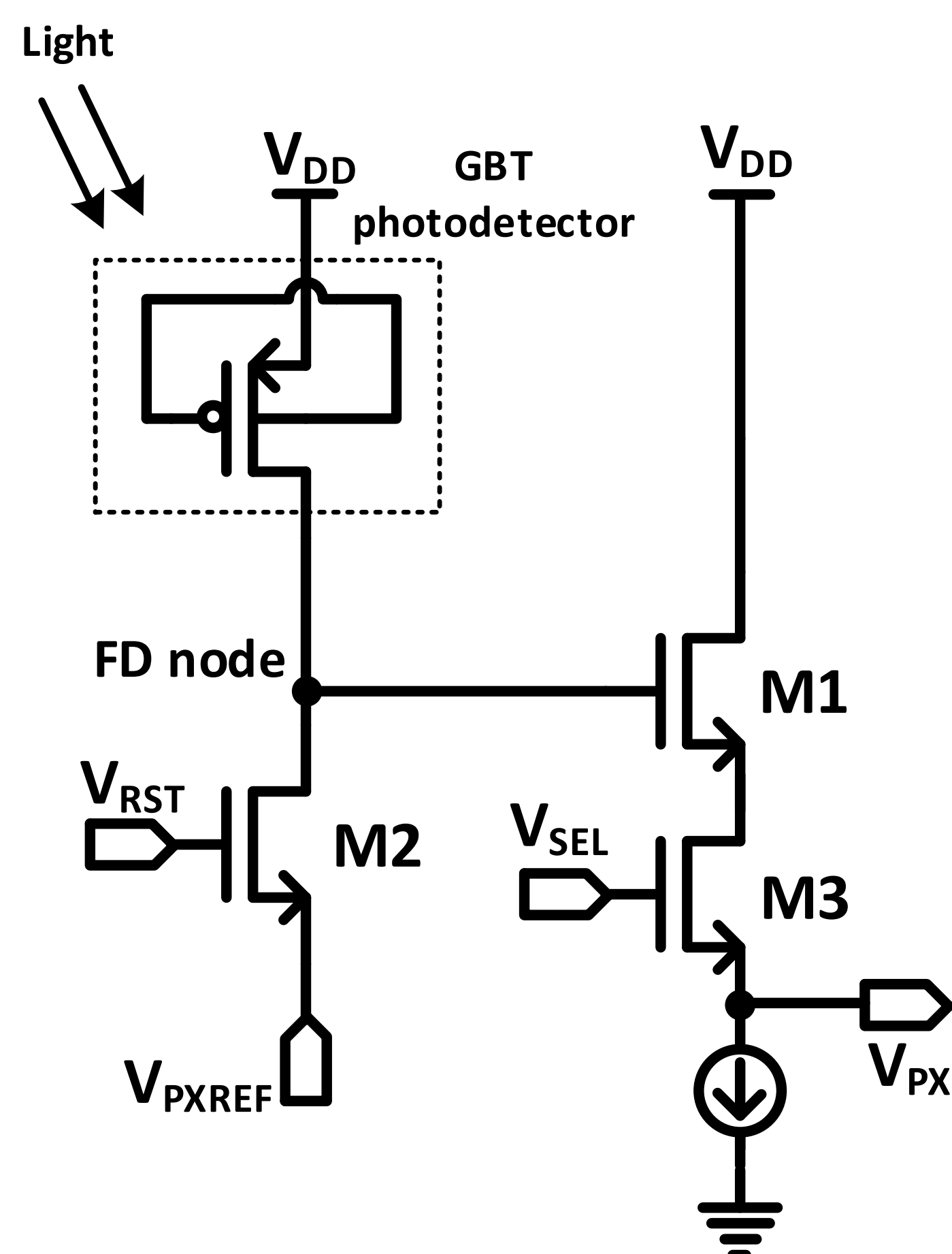


그림.2 Gate/body-tied PMOSFET-type 수광소자 기반의 APS

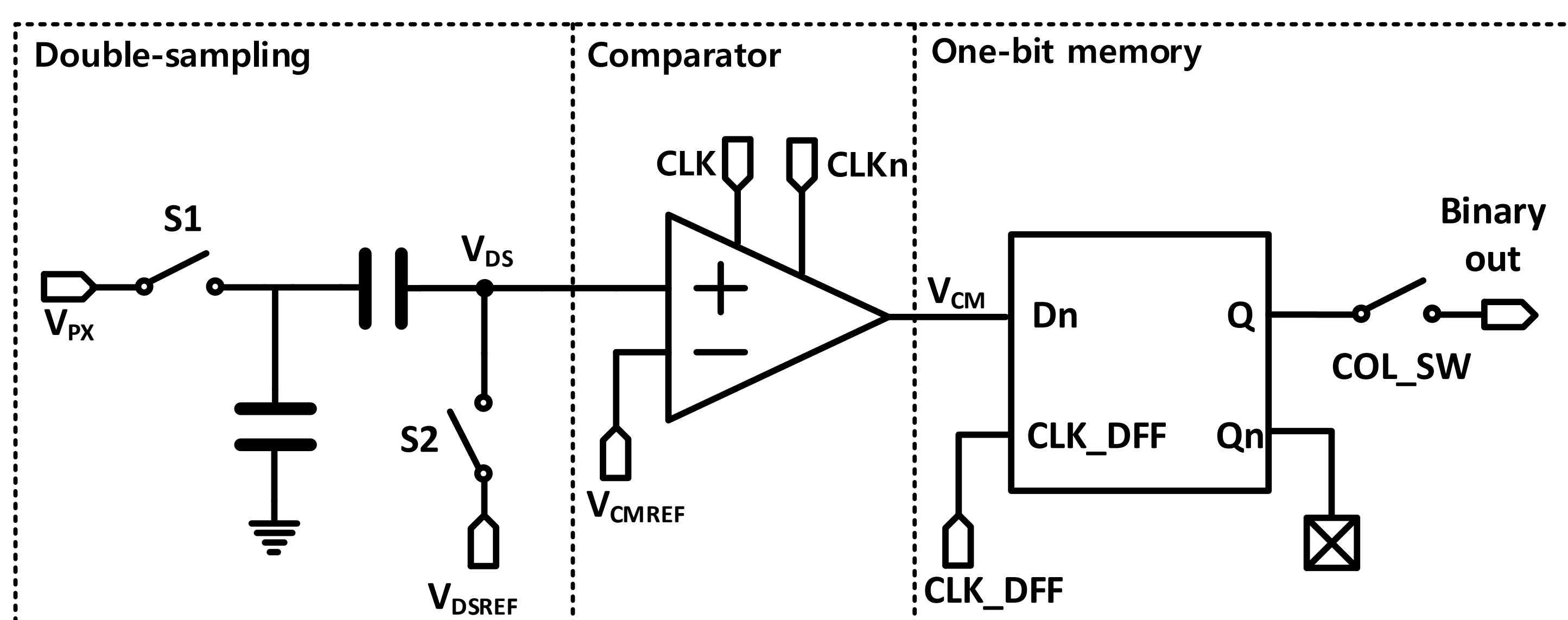


그림.3 입출력회로의 회로도

Results

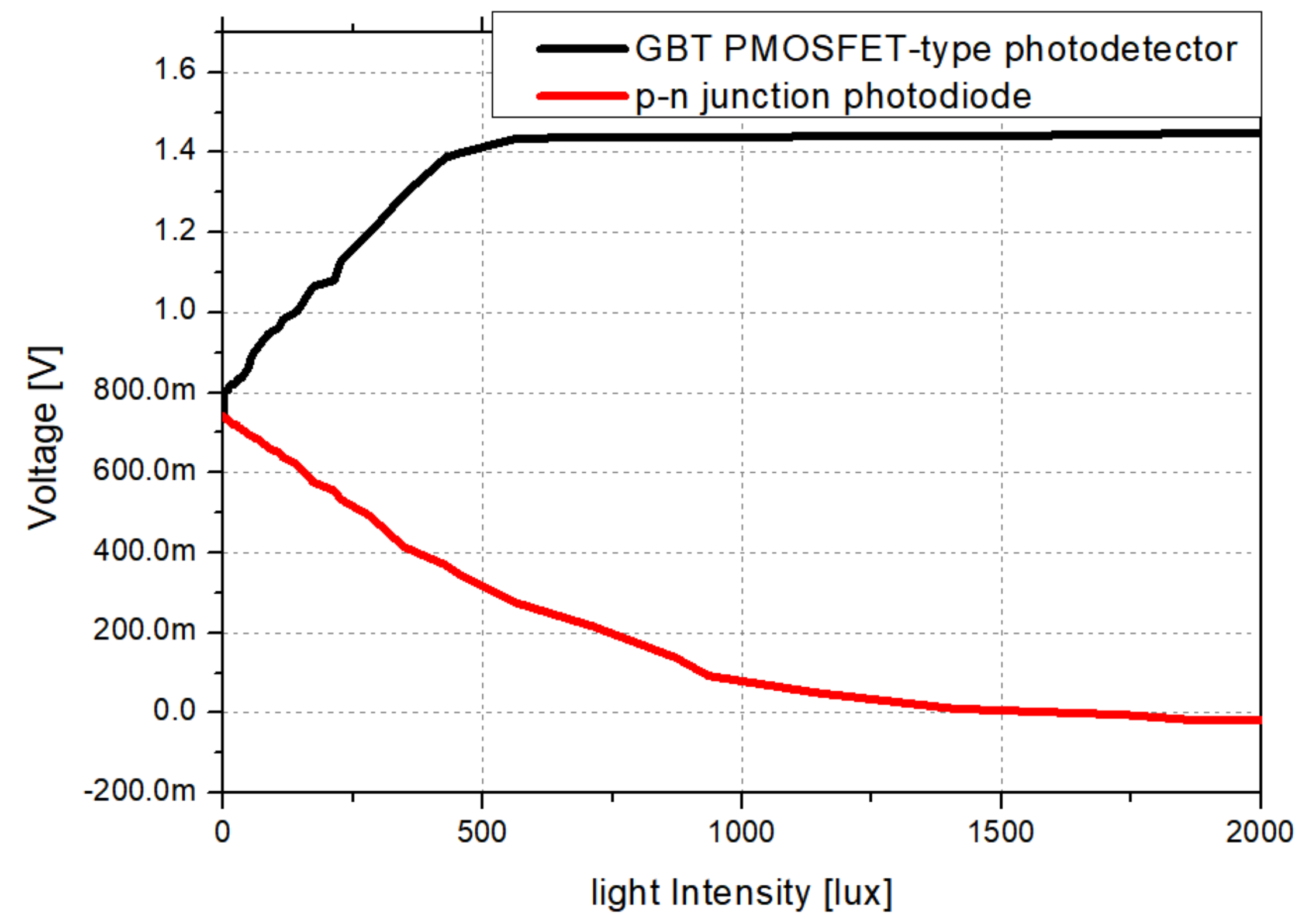


그림.4 측정된 APS의 photon transfer curve

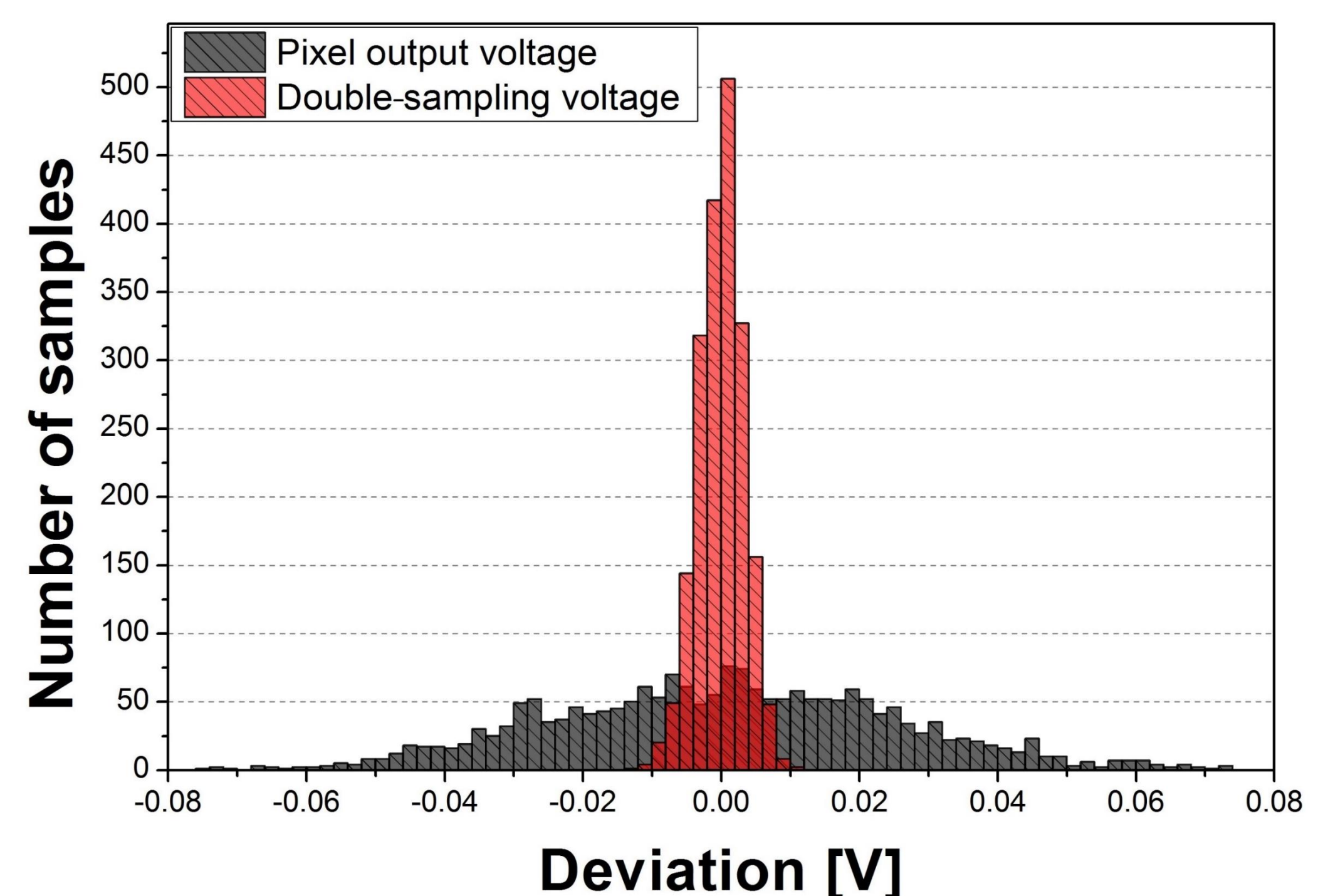


그림.5 Monte Carlo 시뮬레이션 히스토그램

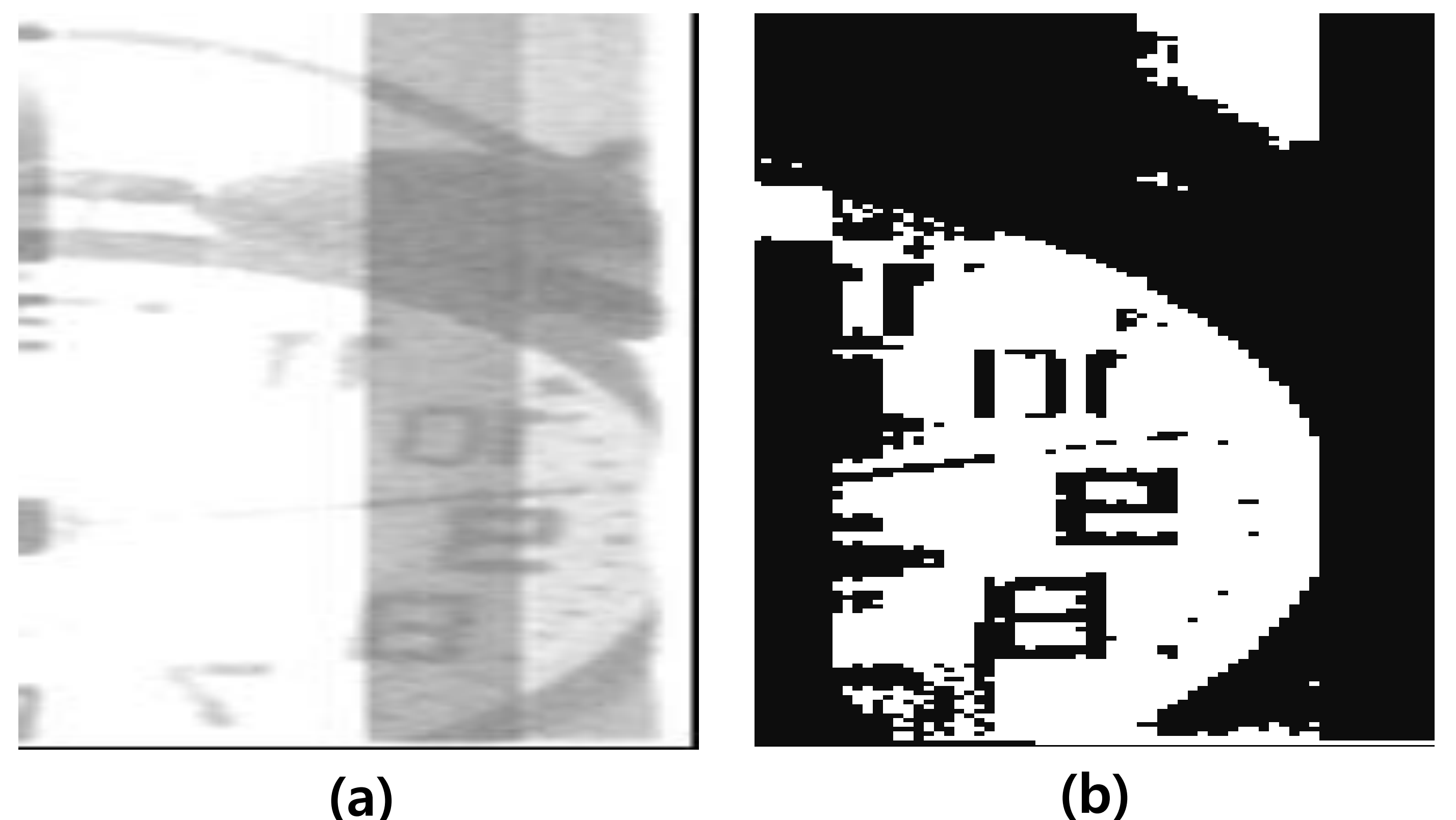


그림.6 제안한 CMOS 바이너리 이미지 센서를 통해 출력된 (a) gray-scale 이미지, (b) 바이너리 이미지

Conclusion

- Monte Carlo 시뮬레이션을 통해 double sampling을 통해 노이즈가 감소됨을 확인.
- GBT 수광 소자가 적용된 APS의 감도가 p-n 접합 수광소자가 적용된 APS의 감도보다 높음을 측정을 통해 확인.
- 제안한 바이너리 이미지 센서의 바이너리 이미지 출력을 확인.